

壓電薄膜微加速度計之製程分析與設計最佳化

蕭志誠 余志成*

國立台灣科技大學 機械工程系

摘要

本文整合表面及立體微細加工技術，進行壓電薄膜微加速度計之元件製作，並描述各個製程參數，作為往後實作的依據，並針對薄膜的電性部份做基本的量測，最後進行封裝、放大電路設計及訊號量測之規劃。本文應用田口品質工程法，進行微加速度計之性能輸出穩健最佳化設計，以提高加速度微感測器準確性及穩定性，並利用有限元素軟體 ANSYS 進行比較。而在性能輸出方面，輸出敏感度方面提升了約 29%，而感測器敏感度因噪音因子所造成的變異則減少了 26%，證明穩健最佳化設計之可行性。

關鍵詞：微細加工、田口品質工程法、角落補償、設計最佳化

1. 簡介

由於現今電子工業快速發展，以及生物科技的興起，各類商品也逐漸朝向微小且多功能化發展，因此也促進了微機電系統 (Micro Electro Mechanical System, 簡稱 MEMS) 的相關研究，而應用 MEMS 這項技術所製作出的元件，如微感測器及微致動器，可廣泛應用於生醫、航太、汽車、環工及消費性電子產品等方面，因此 MEMS 領域已成為目前世界各國重點發展的技術之一[1]。微感測器除了較傳統的感測器可更精確地量測與控制外，由於製程技術與製作積體電路製程的相容性極高，因此便於大量地製造以降低成本。

微加速度感測器有壓阻式 (Piezoresistive) [2-3]、電容式 (Capacitive) [4-5] 及壓電式 (Piezoelectric) [6] 等三種。壓電式加速度計主要的優勢在於具有極佳動態性能，其訊號會比電容式及電阻式等大且較為線性，因其具有較高的自然頻率，所以具有較寬的頻率響應[6]。

目前已有不少文獻提出探討加速度計的製作，並成功地量測其敏感度訊號，在壓電薄膜微加速度計的製作，主要是搭配薄膜製程應用表面微細加工 (Surface Micromachining)，製作壓電式位移轉換器，並整合薄膜材料製作出立體結構，整合感測電路以量測輸出特性[7-8]。而利用立體微細加工 (Bulk Micromachining) 在 {100} 晶圓上來製作高深寬比 (aspect ratio) 的結構，若所需結構為一島狀 (mesa) 結構，在氫氧化鉀 (KOH) 蝕刻時則會因底切 (undercut) 緣故，因此在光罩設計上必須做適當的凸角補償 [9-10]。

在搭配電極材料方面，一般使用上是以白金為主，並在矽基材上鍍上鈦增加白金的附著性，但由於高溫製程使得鈦會擴散到 PZT 薄膜，若在加上一層氧化物電極，如錳酸鋇鏷 $[(La_xSr_{1-x})MnO_3, LSMO]$ 、鈷酸鋇鏷 $[(La_xSr_{1-x})CoO_3, LSCO]$ 等，不僅可以當作緩衝層及電極，更可增加其壓電薄膜的電性之特質 [11-12]。

本文將整合壓電鍍膜 (鋇鈦酸鉛)、表面微細加工及立體微細加工技術來製作壓電式微加速度計，並探討壓電薄膜材料之壓電特性，微加速度計之性能輸出穩健最佳化設計，提升感測敏感度與降低輸出因製造誤差產生的變異，最後進行封裝、放大電路設計及訊號量測之規劃。

2. 微加速度計之系統設計與結構製作流程

2.1 微加速度計之系統設計

本文中所使用的微加速度計是以四對稱樑支撐中央振動質塊，並在支撐樑上配置壓電薄膜位移轉換元件的設計，如圖 1 所示，而其系統轉移函數為機械轉移函數與電性轉移函數的整合，可表為(1)式所示[13]。

$$\frac{e(s)}{\ddot{z}(s)} = S_T \cdot \frac{\tau s}{\tau s + 1} \cdot \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (1)$$

其中 $S_T = GK_q / (C\omega_n^2)$ 為整體加速度計的敏感度、 $\omega_n = \sqrt{K/M}$ 為微結構的自然振動頻率、 M 為振動質塊質量、 K 為結構懸樑的彈性係數、 ζ 為阻尼比、 K_q 為單位振動質塊位移時壓電轉換器所產生的電荷量、 τ 為壓電位移轉換元件與放大電路的時間常數、 C 為等效電容、 G 為電路放大倍率。

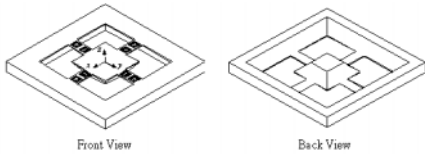


圖1 懸樑型加速度微感測器三維示意圖

2.2 微加速度計之結構製作流程

整個微加速度計的結構製程概略包括鍍膜、表面微細加工及立體微細加工，製作流程如圖 2 所示。其中上、下電極材料部份，包括了鈦 (Ti)、氮化鈦 (TiN)、白金 (Pt) 及錳酸鋇鏷 (LSMO)，首先用濺鍍 (Sputter) 將 Pt/TiN/Ti 鍍上，並用掀去法 (Lift-off) 完成所需的金屬電極圖形。再將錳酸鋇鏷鍍上，利用硝酸 (HNO₃) 蝕刻出電極圖形，即完成下電極。而 PZT 薄膜是採用溶膠-凝膠法 (Sol-Gel) 方式製作，而其圖形蝕刻方式採用 Buffered Oxide Etching (BOE) 方式完成。上電極製作先將錳酸鋇鏷鍍上，再將 Pt/Ti 鍍上並利用掀去法完成所需圖形，再以 Pt/Ti 作為阻擋層，利用硝酸蝕刻出錳酸鋇鏷之圖形。接下來以 KOH 進行背面振動質塊的蝕刻，再以反應式離子蝕刻 (RIE) 元件正面支撐樑的圖案，完成整個微加速度計的製作。

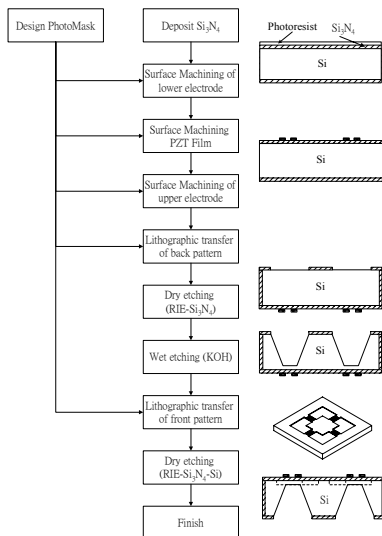


圖2 結構製作流程

3. 矽島狀結構的製作

本文中的振動質塊是由 KOH 蝕刻而成，但易造成底切現象，所以描述利用田口品質工程法配合光罩角落補償進行最佳化設計，將角落底切的現象減至最低。

3.1 矽結構蝕刻缺陷

為控制微加速度計之島狀幾何結構，須先了解矽微結構被氫氧化鉀 (KOH) 的蝕刻缺陷，矽蝕刻缺陷主要可分為過度蝕刻 (underetch) 和底切 (undercut)，若結構為凹角的蝕刻缺陷稱為過度蝕刻，其主要原因是在曝光對準誤差所產生的；而本文所需要的島狀結構為凸角 (convex corner)，所以造成的蝕刻缺陷則稱為底切。

其發生底切主要原因是對在 <100> 矽晶圓上沿著主切邊 <110> 方向，所定義之方形島塊圖形，在泡入非等向性蝕刻液之後，不僅非島塊部份的 {100} 矽晶面被腐蝕，而漸漸露出腐蝕率最慢的 {111} 斜坡面，方形島塊之四個尖點角也無法留存下來，這是歸因於兩個 {111} 平面相交之稜線所在，是所謂晶面不確定的位置，快速被 KOH 所蝕刻消失，如圖 3 所示。

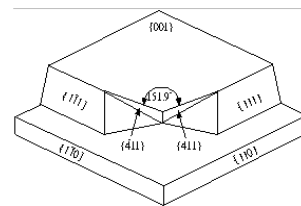


圖3 KOH 蝕刻後各晶面底切情況

3.2 各種光罩補償方式

因此若要以非等向性濕蝕刻得到島狀結構，及必須從光罩圖形上來進行補償。根據現有文獻中對於光罩補償方式，大略有長條形 (beam)、正方形 (square)、三角形 (triangle) 及長帶形 (band) 等 [14]，如圖 4 所示。

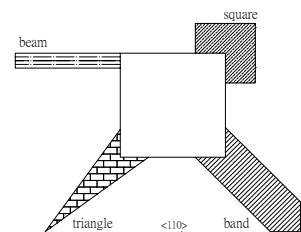


圖4 光罩補償圖形

我們發現以 <100> 方向 band 的補償方式最符合島狀結構的角落補償，而根據蝕刻深度 270 μm 也無發生底切現象，但以上述幾種光罩角落

補償方法，其補償尺寸皆與振動質塊頂端的尺寸有關，且所需之補償空間要很大，而本文微加速計之島狀 (mesa) 結構之頂端面積為 $400 \times 400 \mu\text{m}^2$ ，因為空間的不足故不適用，因此採用 Sandmaier 等人[15]提出的補償圖形，其可有效解決空間及島狀結構太小的問題，如圖 6 所示，本文中的微加速計之光罩補償圖形即以此為設計。

3.3 實驗及結果分析

島狀結構角落補償的目的使角落底切的體積愈小愈好，使蝕刻出來的質塊外型愈接近截頂的金字塔，如圖 5 所示，但本文中的振動質塊是利用氫氧化鉀 (KOH) 蝕刻所成，易造成角落部份有底切現象，將與理想值有所差異，故我們取式中的 C_u 為 95%，在估計底切質量時盡量減小其估算誤差。故我們最後訂定質塊質量之計算公式如(2)所示：

$$M = \rho \cdot V = \left\{ \frac{\sqrt{2} \cdot \rho}{6} \left[l_M^3 - (l_M - \sqrt{2} \cdot h_M)^3 \right] + \rho \cdot l_M^2 \cdot h \right\} \cdot C_u \quad (2)$$

其中 ρ 為矽的密度， C_u 為質量的變異參數。

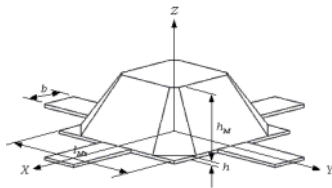


圖5 振動質塊之細部放大圖

若能精確量測蝕刻模型即可估計出底切部分的體積，但是實際模擬結果呈現不規則的底切結果，圖 6 為光罩設計圖形之模擬結果。

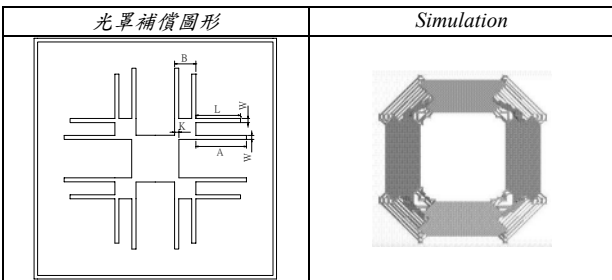


圖6 模擬結果 (蝕刻 5 小時 17 分，深度 $270 \mu\text{m}$)

4. 微加速度計之性能輸出最佳化

雖然加速度計尺寸微小，故誤差所造成的性能差異的影響也更加可觀。另一方面，材料機電特性也會有相當的誤差分佈，這些誤差不僅影響機械結構也將造成放大電路設計性能的變異，因此在本節中，將考慮各種設計變數的誤差 (包括

機械結構尺寸、楊氏模數、電路電阻等) 對輸出的敏感度，以田口品質工程法來進行穩健最佳化設計。

4.1 加速度計之初始設計

本加速度計的初始設計採用四樑對稱結構，在每一懸樑上分別鍍上兩片 PZT 壓電材料及電極做為轉換器，感測器材料如表 1 所示，結構外型尺寸如圖 7 所示，加速度計初始設計各部份結構尺寸如表 2 所示。

表1 加速度計材料表

名稱	材料
結構本體	Si 矽
壓電轉換器	鋇鈦酸鉛 (PZT)
上下電極	Pt 白金

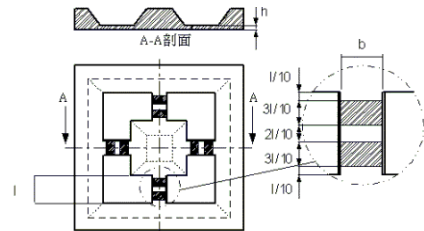


圖7 感測器結構尺寸

表2 初始設計結構尺寸

懸樑長度 l	$500 \mu\text{m}$
懸樑寬度 b	$200 \mu\text{m}$
懸樑厚度 h	$25 \mu\text{m}$
質塊寬度 l_M	$800 \mu\text{m}$

4.2 主要機能與目標函數

理想加速度微感測器在其適用之頻寬內，輸入之加速度振幅與輸出之電壓振幅間呈線性關係。換言之，即斜率 (感測器轉換增益) 保持某一固定值。但在實際製造上，極可能因誤差之存在而改變其值，如圖 8 所示。因此設計之重點為降低轉換增益對誤差之敏感度。

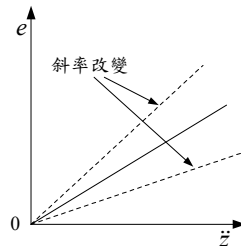


圖8 加速度計敏感度變化之關係

理想的加速度微感測器之敏感度值為越大越好，其轉移函數之大小值為：

$$\beta = \left| \frac{e}{\ddot{z}} \right| = \left| S \cdot \frac{\tau(i\omega)}{\tau(i\omega) + 1} \cdot \frac{\omega_n^2}{(i\omega)^2 + 2\zeta\omega_n(i\omega) + \omega_n^2} \right| \quad (3)$$

田口品質工程以訊噪比 (S/N) 來定義其目標函數，加速度計為一動態問題，訊號因子為待測加速度，輸出為電壓訊號，本文將此問題定義為動態望大型 (Dynamic Larger-the-Better) 的設計問題，其目標一方面希望增加輸出增益，也同時降低輸出因噪音產生的變異，故目標函數與訊噪比可定義為：

$$e = \beta \cdot \ddot{z} \quad (4)$$

$$S/N = 10 \log_{10} \frac{\beta^2}{MSE} \quad (5)$$

$$\text{其中 } \beta = \frac{\sum_{i=1}^k \sum_{j=1}^{r_0} e_{ij} \ddot{z}_i}{r_0 \sum_{i=1}^k \ddot{z}_i^2}$$

$$MSE = \frac{1}{r_0 k - 1} \sum_{i=1}^k \sum_{j=1}^{r_0} (e_{ij} - \beta \cdot \ddot{z}_i)^2$$

動態望大型最佳化問題,主要操作目標在於將訊噪比與增益值(即斜率)調整至最大值。其中若兩者有衝突時,兩者的權衡需視影響的程度而定。

4.3 控制因子及噪音因子水準設定

由系統轉換函數可知，影響加速度計輸出的因子包括了機械結構及電性控制因子：如懸樑的長度 l 、寬度 b 、厚度 h 及振動質塊的寬度 l_{M_t} 等 4 個控制因子。但振動質塊寬度的大小是直接影響到質塊的質量，而振動質塊是以 KOH 蝕刻而成，相較之下質塊的質量 M 對微加速度計之性能輸出的影響遠比質塊寬度 l_{M_t} 大，故以質塊質量 M 替代質塊寬度 l_{M_t} ，將質塊寬度所對應的質塊質量列入，而質塊質量 M 則利用式求得，但本文中的振動質塊是利用 KOH 蝕刻所成，易造成角落部份有底切現象，將與理想值有所差異，故我們取式中的 C_u 為 95%，盡量減小質量的估算誤差。我們將各控制因子三水準化，並將初始設計值設定為第二水準，各水準值設定如表 3 所示。

表3 控制因子之水準設定

控制因子	Level 1	Level 2	Level 3
懸樑長度 l	400 μm	500 μm	600 μm
懸樑寬度 b	160 μm	200 μm	240 μm
懸樑厚度 h	15 μm	25 μm	35 μm
質塊質量 M (質塊寬度 l_{M_t})	0.1951 mg (700 μm)	0.2749 mg (800 μm)	0.3690 mg (900 μm)

噪音因子方面，主要來自於製造上所產生的誤差與負載變化，包括微結構蝕刻的尺寸公差：懸樑的長度 Δl 、寬度 Δb 、厚度 Δh 及質塊的質量 ΔM 。材料特性的不確定性：懸樑的楊氏係數變化 ΔE 、PZT 壓電材料的介電常數變化 $\Delta \epsilon$ 及壓電係數 Δd_{31} 與放大電路電阻值的誤差所造成放大倍率 G 之誤差等。加速度微感測器之輸出因頻率響應在不同工作頻率下敏感度的變化，故屬於是負載變化的主要噪音因子，因此包括加速度之頻率 ω 共計 9 個噪音因子。

在噪音因子水準設定上，假設加速度微感測器的應用頻率 f 介於 60 至 5000 Hz 之間，而典型微加速度計的頻率響應為非線性，為了模擬該範圍之噪音，將頻率因子 $\omega = 2\pi f$ (rad/sec) 予以四水準化。而噪音因子 ΔM (mg) 是由原本質塊寬度 l_{M_t} 經製造誤差換算得來，所以概括取其 $\pm 3\%$ 為其誤差值，其餘噪音因子為實際製造及材料特性之誤差分佈，則予以二水準化，如表 4 所示。

表4 噪音因子之水準設定

	Level 1	Level 2	Level 3	Level 4
ω (rad/sec)	380	10681	21070	31416
Δl (μm)	-0.8	0.8		
Δb (μm)	-1.7	1.7		
Δh (μm)	-2.5	2.5		
ΔM (mg)	-3%	3%		
ΔE (MPa)	-2.0	2.0		
$\Delta \epsilon$ (F/m)	-0.05×10^{-9}	0.05×10^{-9}		
Δd_{31} (C/N)	-1×10^{-12}	1×10^{-12}		
ΔG	-10	10		

4.4 田口實驗及結果分析

利用田口方法中動態望大型之公式，可以計算出各組之斜率平均值、變異數及 S/N 等統計資料，各組統計資料如表 5 所示。根據統計資料我們可以繪出各因子對平均增益及 S/N 之效應折線圖 (effect plot)，如圖 9 及圖 10 所示。

表5 各組統計資料

	MSE	β	S/N (dB)
1	1830.84	2.43	-24.91
2	97.47	0.91	-20.67
3	16.02	0.51	-17.92
4	6269.21	4.36	-25.18
5	279.33	1.54	-20.72
6	7	0.34	-17.91
7	173.94	1.21	-20.78
8	28.66	0.68	-17.98
9	8200.6	4.83	-25.45
10	34.96	0.74	-18.03
11	1170.13	1.96	-24.85
12	68.21	0.77	-20.63
13	433.41	1.9	-20.79
14	9.95	0.4	-17.96
15	2677.24	2.92	-24.98
16	44.05	0.83	-18.06
17	12620.55	5.84	-25.69
18	105.31	0.84	-21.72

表6 感測器微結構之穩健設計

懸樑長度 l	600 μm
懸樑寬度 b	160 μm
懸樑厚度 h	35 μm
質塊質量 M (質塊寬度 l_M)	0.369 mg (800 μm)

4.5 確認實驗

我們針對初始設計及穩健設計以系統模式進行確認比較。以這兩種設計變數組合，在同樣的噪音模擬下，估算其輸出增益大小，另外由表 8 中斜率 β 及訊噪比 S/N 在加成模式估計、模型計算及 ANSYS 分析的比較下，理論模型計算與 ANSYS 分析結果十分相近，而與加法模式的估計則存在著差異，而差異可能是交互作用造成。

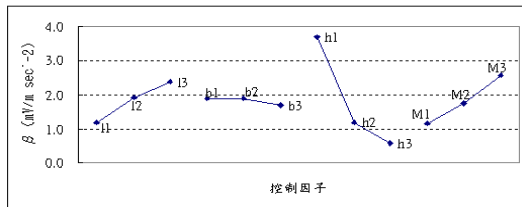


圖9 各因子影響輸出斜率 β 之折線圖

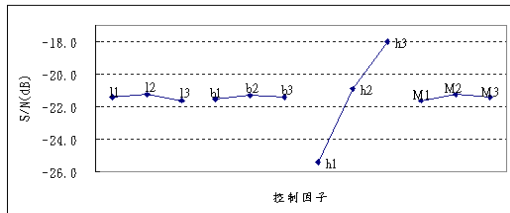


圖10 各因子影響訊噪比 S/N 之折線圖

由圖 9 及圖 10 因子 l 、 h 及 M 對輸出斜率皆具有顯著的影響，而因子 b 則無顯著之影響。而在輸出 S/N 方面，因子 h 對輸出 S/N 皆具有顯著之影響，而因子 l 、 b 及 M 則無顯著之影響。因子 h 對 β 及 S/N 為使穩健設計在輸出變異上有改善且也使得輸出極大化，從因子效果分析中可知，因子 h 對斜率 β 及訊噪比 S/N 影響皆很大，整體考量斜率與訊噪比後我們選用第三水準 h_3 以提高訊噪比 S/N，因子 b 因為對 β 與 S/N 影響皆不大，所以選用其斜率最大之水準 b_1 ，而因子 l 及 M 作為平衡因子 h 於較低之水準的影響，所以設定為斜率最大化之水準 l_3 與 M_3 ，經調整後之穩健設計因子設定如表 6 所示：

表7 初始設計及穩健設計的 MSE 比較

S/N(dB)	系統模型估計 MSE	ANSYS 估計 MSE
初始設計	148.31	141.5
穩健設計	128.5	128.2
改善	19.2	12.3

表8 輸出斜率與訊噪比之比較

	斜率 β		
	加法模式估計	模型計算	ANSYS 分析
初始設計	1.26	1.20	1.18
穩健設計	1.92	1.54	1.53
增益	0.66	0.34	0.35
	訊噪比 S/N(dB)		
	加法模式估計	模型計算	ANSYS 分析
初始設計	-20.66	-20.11	-20.07
穩健設計	-18.28	-17.33	-17.43
增益	2.39	2.78	2.63

但 L18 無法分析交互作用，所以必須從 S/N、 β 及 MSE 三者的相互關係來比較此設計組合是最佳的。我們由表 7 及表 8 得知穩健設計 S/N、 β 及 MSE 值，分別為 -17.33、1.54 及 128.5，相較表 5 雖然有幾組設計與穩健設計的 β 值相仿，不過其對應的 MSE 值遠超過 128.5；而 MSE 值方面，亦有幾組設計與穩健設計的 MSE 值相仿，其對應的 β 值遠小於 1.54，根據訊噪比值的比較亦沒有比穩健設計好，所以在最佳設計的推論是合理的。

表 9 為自然頻率之比較，其中可看出，由推導理論公式計算之自然頻率，與 ANSYS 分析軟體所計算之結果相近。

表9 自然頻率比較

	初始設計	穩健設計
模式計算	38106 Hz	39145 Hz
ANSYS 分析	37208 Hz	38406 Hz

根據初始設計及穩健設計圖中虛線部份代表 ± 3 倍變異標準差之分佈範圍，ANSYS 分析之結果，兩設計輸出變異分佈如圖 11與圖 12，穩健化設計在輸出敏感度方面提升了約 29%，而感測器敏感度因噪音因子所造成的變異則減少了 26%。

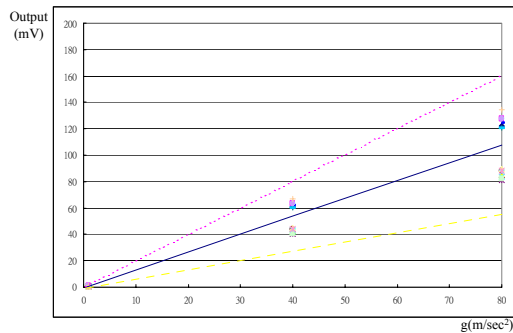


圖11 ANSYS 初始設計輸出變異分佈

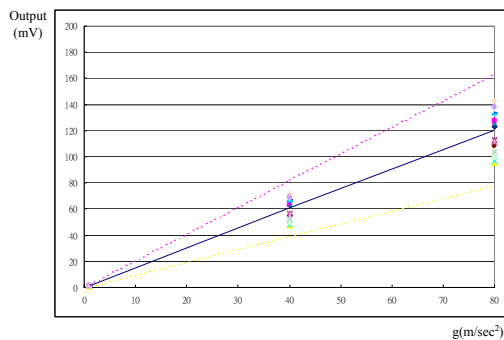


圖12 ANSYS 穩健設計輸出變異分佈

5. 微加速度計之結構製作

5.1 金屬電極及氧化物電極

首先依參數用濺鍍 (Sputter) 將 Pt/TiN/Ti 鍍在已有 Si_3N_4 之矽基材上，並用掀去法 (Lift-off) 完成所需的金屬電極圖形，再將晶片置於 400°C 退火 1 小時，增加 Pt/TiN/Ti/ Si_3N_4 /Si 之間附著性。再將氧化物電極錳酸鋇鎳溶液鍍上，經焦化退火處理後，利用硝酸 (HNO_3) 與

水 (H_2O) 混合比例為 1:2 來蝕刻出錳酸鋇鎳電極圖形，即完成下電極，如圖 13所示。

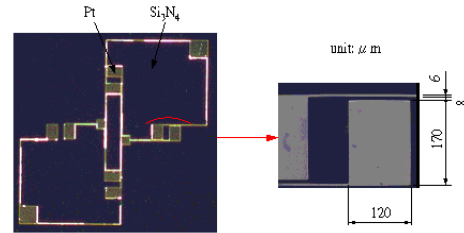


圖13 Pt/TiN/Ti 金屬下電極

5.2 壓電薄膜銦鈦酸鉛 (PZT) 製備

完成下電極的製作後，接著是壓電薄膜的部份，本文採取以溶膠-凝膠法方式來進行製備銦鈦酸鉛預備溶液 ($\text{PZT}_{52/48}$)，利用旋鍍法將 PZT 鍍在已有 LSMO/Pt/TiN/Ti/ Si_3N_4 /Si 的基材上，經焦化退火處理後，再以 BOE 與水混合比例為 1:20 來蝕刻出所需圖形蝕刻出所需圖形，如圖 14所示。

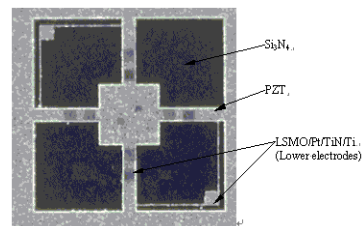


圖14 PZT 蝕刻結果

5.3 上電極製作

完成 PZT 蝕刻圖形後，先以旋鍍的方式將 LSMO 鍍在已有 PZT/LSMO/Pt/TiN/Ti/ Si_3N_4 /Si 的基材上，再以濺鍍法依序將 Ti 及 Pt 鍍上，因為上電極不需高溫製程，所以此步驟與製作下電極不同點在於沒鍍上 TiN，最後再以 Pt/Ti 當作阻擋層，以硝酸來蝕刻錳酸鋇鎳，即完成上電極製作，其正面圖形如圖 15所示。

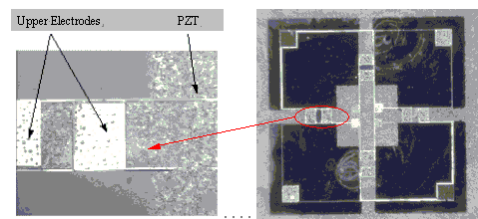


圖15 正面圖形

5.4 背面島狀結構製作

本文的結構是屬於島狀結構，若使用之蝕刻液為氫氧化鉀則圖形凸角必須加以補償，我們使用的為厚度 $300\mu\text{m}$ {100} P-type 矽晶圓，利用濃度 20wt%、溫度為 70°C 的 KOH 當蝕刻液，蝕刻的深度約 $270\mu\text{m}$ ，圖 16 為本文採用的光罩補償尺寸及蝕刻結果。

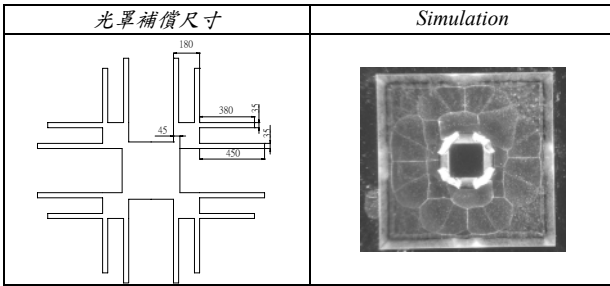


圖16 實際蝕刻結果

5.5 矽懸樑微細加工

微加速度計振動質塊之支撐懸樑，是以光阻 (SJR5740) 來當作阻擋層，利用反應式離子蝕刻 (Reactive Ion Etching, RIE) $30\sim 35\mu\text{m}$ 之矽基材而成。其中 Si_3N_4 及 Si 懸樑的蝕刻方式都是以 RIE 蝕刻來進行，表 10 為其製程參數。最後完成之結構示意圖形則如圖 17 所示。

表10 RIE 蝕刻 Si_3N_4 及 Si 製程參數

RIE 製程參數	蝕刻 Si_3N_4	蝕刻 Si
RF Power (W)	70	70
Pressure (Pa)	7.8	5
Gas	CF_4	$\text{SF}_6 + \text{O}_2$
Flow (sccm)	50	20+2

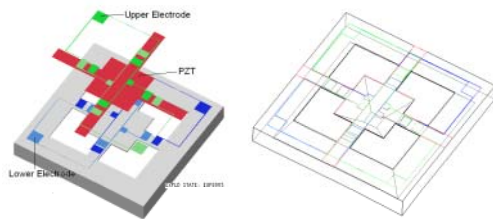


圖17 加速度計結構示意圖

6. 薄膜特性量測

6.1 X-ray 繞射分析

鈳鈦酸鉛前置溶液是利用 Sol-Gel 法製備而成，利用旋鍍方法經去水、焦化等過程，再將試片直接放入爐管內，其爐管退火溫度採用 600°C 或 650°C ，時間 30 分鐘以 X-ray 繞射分析，如圖 18 所示，可看出鈳鈦酸鉛的繞射值在 22.023° 、 31.387° 及 44.917° 分別為 $\langle 100 \rangle$ 、 $\langle 110 \rangle$ 及

$\langle 200 \rangle$ 等晶面較為明顯，可發現其退火溫度 650°C 比 600°C 之繞射峰值高，因此本文中微加速度計於製備鈳鈦酸鉛皆以 650°C 為退火溫度。從圖 19 發現鍍上錳酸鋇之晶面繞射峰值更為提升。

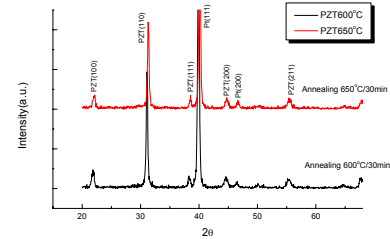


圖18 以 Sol-Gel 製備 PZT 爐管退火溫度(600°C 及 $650^\circ\text{C}/30\text{min}$)之 X-光繞射圖 (PZT/Pt/Ti/SiO₂/Si)

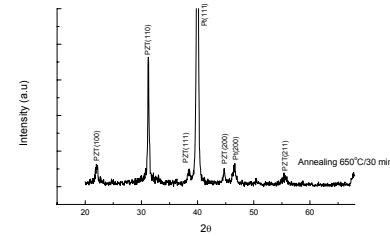


圖19 以 Sol-Gel 製備 PZT 爐管退火溫度 ($650^\circ\text{C}/30\text{min}$)之 X-光繞射圖 (PZT/LSMO/Pt/Ti/SiO₂/Si)

6.2 電滯曲線和疲勞特性分析

我們使用 1 kHz 的 single、電場大小約為 450 kV/cm 來量測電滯曲線，薄膜殘留極化值 (remanent polarization, P_r)、矯頑電場 (coercive electric field, E_c) 及相對介電常數 (dielectric constant, K)，將比較在金屬下電極與 PZT 薄膜間，加上 LSMO 薄膜對壓電特性的影響。由圖 20 及圖 21 比較下，發現鍍上錳酸鋇後 P_r 由 $18.536\ \mu\text{C/cm}^2$ 提昇到 $31.23\ \mu\text{C/cm}^2$ ， K 值也由原來的 2605.93 提昇到 6398.38，同時其疲勞特性也更為提升，如圖 22 所示，所以錳酸鋇不僅可防止高溫時基板與薄膜的反應發生，亦可增加鈳鈦酸鉛之電性及疲勞特性。

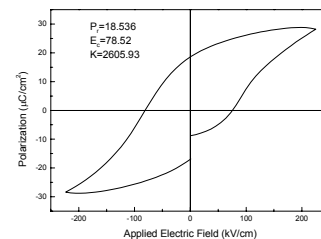


圖20 以 Sol-Gel 製備 PZT 退火溫度 ($650^\circ\text{C}/30\text{min}$) 之電滯曲線 (PZT/LSMO/Pt/Ti/SiO₂/Si)

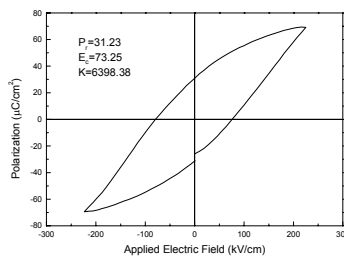


圖21 以 Sol-Gel 製備 PZT 退火溫度 (650°C/30 min) 之電滯曲線 (PZT/LSMO/Pt/Ti/SiO₂/Si)

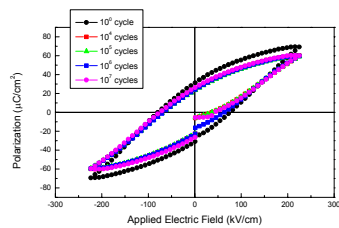


圖22 Sol-Gel 製備 PZT 退火溫度 650°C/30 min 之疲勞特性曲線 (PZT/LSMO/Pt/Ti/SiO₂/Si)

7. 結論

本文結合微細加工技術製作出微加速度計結構，規劃整個製作流程，並且找出各個製程參數，作為往後製程最佳化的參考，最後進行封裝、放大電路設計及訊號量測之規劃。所以在光罩設計上必須做補償，在微加速度計性能輸出方面，輸出敏感度方面提升了約 29%，而感測器敏感度因噪音因子所造成的變異則減少了 26%，並以 ANSYS 有限元素軟體驗證。

參考文獻

- [1]. Baltes H. (1993) "COMS as sensor technology", *Sensors and Actuators A*, Vol. 37-38, pp. 51-56.
- [2]. Partridge, A., Reynolds, J.K., Chui, B.W., Chow, E.M., Fitzgerald, "A high-performance planar piezoresistive accelerometer", *Journal of Microelectromechanical Systems*, v 9, n 1, Mar 2000, pp 58-66.
- [3]. Ko, J., Cho, Y., Kwak, B. and Park, K., "Design and Fabrication of Piezoresistive Cantilever Microaccelerometer Arrays with a Symmetrically Bonded Proof-mass", *American Society of Mechanical Engineers, Dynamic Systems and Control Division*, v 66, 1998, pp. 15-20.
- [4]. Yazdi, N., Salián, A., Najafi, K., "A high sensitivity capacitive microaccelerometer with a folded-electrode structure", *Micro Electro Mechanical Systems, IEEE 1999. MEMS*, pp. 600-605.
- [5]. Tay, F., Jun, X., Liang, Y., Logeeswaran, V. and Yufeng, Y., "Effects of Non-Parallel Plates in a Differential Capacitive Microaccelerometer", *Journal of Micromechanics and Microengineering*, 9, 4, Dec 1999, pp. 283-293.
- [6]. Scheeper, P., Gullov, J.O. and Kofoed, L.M., "A Piezoelectric Triaxial Accelerometer", *J. Micromech. Microeng.*, 6, 1996, 131-133.
- [7]. James, M., Roger, T., and Richard, S., "Surface Micromachining for Microelectromechanical Systems", *Proceedings of the IEEE*, Vol. 86, No. 8, August 1998, pp1552-1573.
- [8]. Loechel, B., "Surface Micromachining", *The Electrochemical Society Interface*, 1995, pp43-47.
- [9]. Park, Sangjun, Lee, S., Yi, S. and Cho, D., "Mesa-Supported, Single-crystal Microstructures Fabricated by the Surface/Bulk Micromachining Process", *Jpn. J. Appl. Phys.*, Vol. 38, Part1, No. 7A, 1999, pp4244-4249.
- [10]. Than, O. and Buttgenbach, S., "Simulation of Anisotropic Chemical Etching of Crystalline Silicon Using a Cellular Automata Model", *Sensors and Actuators*, A45, 1994, pp85-89.
- [11]. Taguchi, H., Matsuda, D., Nagao, M., "Surface Characterization of (La_{1-x}Sr_x)MnO₃ Synthesized Using a Sol-Gel Process and Solid-State Reaction", *Journal of Materials Science Letters*, 14, 1995, pp12-14.
- [12]. Wang, Fan and Leppavuori, S., "Properties of Epitaxial Ferroelectric PbZr_{0.56}Ti_{0.44}O₃ Heterostructures with La_{0.5}Sr_{0.5}CoO₃ Metallic Oxide Electrodes", *J. Appl. Phys.*, 82 (3), August 1997, pp1293-1298.
- [13]. 賴富信、余志成 (2000), "壓電薄膜微加速度計之設計系統模擬與頻率響應穩健化", *中國機械工程學會第十七屆全國學術研討會, 新興工程技術論文集*, Dec. 8-9, 2000, 高雄第一科技大學(NSC 89-2210-E-011-027)
- [14]. Lang, Walter, "Silicon Microstructuring Technology", *Materials Science and Engineering*, R17, 1996, pp. 1-55.
- [15]. Sandmaier, H., Offereins, H., Kuhl, K. and Lang, W., "Corner Compensation Techniques in Anisotropic Etching of (100)-Silicon Using Aqueous KOH", *Transducers, San Francisco*, 1991, pp. 456-459.